

# TSMC とその顧客に関わる最先端半導体製造事業の 戦略的課題

山 本 雅 昭\*

## 1. はじめに

2008年6月のApple iPhone 3Gの製品発表から、スマートフォンは世界規模で一気に普及していった<sup>1)</sup>。この同時期に、iPhoneの主要部品を生産していたSamsungもスマートフォン製品を発売し、スマートフォン製品市場で二社が激突する事態となった。それでもAppleはSamsungの代替となる大規模半導体製造事業者を容易には見つけられず、二社の関係はiPhone 6Sまで続いた。これ以降、AppleはSoCの生産委託先をTSMC (Taiwan Semiconductor Manufacturing Corporation)へ移行した<sup>2)</sup>。そして、これを契機にして最先端半導体製造技術におけるTSMCの躍進が始まった。

TSMCを固定的パートナーとして最先端半導体部品の大規模生産を委託してきたのは、AppleとMediatekの二社である。特にAppleはスマートフォン向けのSoC製造委託先をSamsungからTSMCに切り替えてから、一貫してTSMCに生産を委託してきた。台湾企業のMediatekも中級価格層のスマートフォン向けSoC生産から製造委託先をTSMC主軸に転換し、そこから二社の関係はほぼ固定化した。現状、Mediatekの最先端のSoCや通信チップの大部分の製造をTSMCが担う<sup>3)</sup>。

スマートフォンの台頭により、この製品市場は新たな巨大なビジネス空間を生みだし、多くの新興企業が現れた。Xiaomi, OPPO, VIVO

のように、短期間に巨大企業へと成長することも珍しくない。同様に、SoC市場も従来の半導体製造事業とは異なるファブレス事業者たちが占拠していった。移動体通信端末向けのSoC市場にはMediatekやUNISOC等のようなファブレスの新興チップ事業者たちが群雄割拠する。

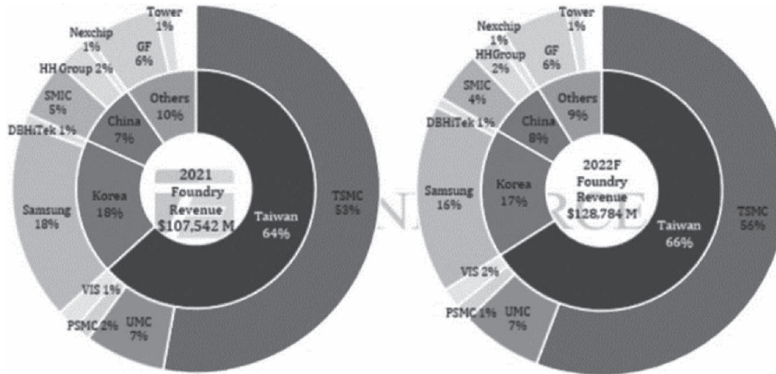
本研究の開始は2007年にまで遡る。この当時から約十年以上の期間をかけ、AppleとQualcomm等のファブレス事業戦略の分析と検証を続けてきた。そして、図1が示すように、TSMCもまたこれらの事業者とともに移動体通信端末向けのSoC市場で急成長を遂げた企業の一つであり、ファブレス事業者たちの実生産を担ってきた。本稿では、この研究の中でも最先端半導体製造技術を牽引するTSMCを中心にして、そこにSamsungとIntelの二社、そして主要なファブレス事業者たちが取り囲む構図の現状を検証する。

## ファウンドリ市場の概要

ファブレス事業者たちのTSMCへの生産委託の状況を図1に示す。TSMCはファウンドリ市場規模の半分以上を獲得し、さらにその勢力を拡大している。このTrendForceの予想に従えば、TSMCを筆頭にした台湾企業勢は世界のファウンドリ市場の約66%を占める。

ファウンドリ市場とファブレス事業の市場は表裏一体である。ただし、その実態は非常に複雑かつ戦略的な駆け引きと交渉から成り立つ。このため、TSMCと顧客との製造委託契約は各年、あるいは最先端製造プロセスの更新期に

\* 広島経済大学教授



(出所：TrendForce<sup>4)</sup>, 2022)

図1 Foundry market by revenue share, 2021-2022

表1 大規模半導体生産事業者の TSMC 依存度 (14 nm 以下のチップ)

企業名	依存度	主要製品種	概要
Apple	高	SoC	全量を TSMC に製造委託
Mediatek	高	SoC, モデム等	一部製品を UMC 等にも製造委託
AMD	高	MPU, GPU	GlobalFoundries や TSMC に製造委託
Qualcomm	中	SoC, モデム等	最先端半導体部品を Samsung と TSMC に製造委託
NVIDIA	中	GPU, MPU	最先端半導体部品を Samsung と TSMC に製造委託
Intel	低	GPU, MPU	GPU と一部 MPU 製品を TSMC に製造委託 (予定)

大きく変化してきた。

この TSMC を取り巻く現状を理解しやすくするために、TSMC の最先端生産ラインを利用する主要半導体製造事業者とその依存度を表1に示す。ただし、この表の対象は 14 nm 以下の製造プロセスで生産されたチップを持つ事業者に限られる<sup>5)</sup>。このため、この依存度が TSMC への生産委託量を直接的に表すわけではない。さらに、この表中には Qualcomm と NVIDIA のように、現状の主力製品群の委託先は Samsung であるものの、次期主力製品から TSMC にスイッチする企業も含まれる。これらの企業の従来製品の生産量は減少することになるものの、それでもその生産は Samsung が引き続き担う。つまり、この依存度の低い企業ほど TSMC と固定的なパートナー関係を持たず、事業戦略上から生産委託先の一つとして活用している。

表1の企業中で AMD と Intel は移動体通信端末向けのチップを持たない。だが、AMD は MPU と GPU の主力製品群に加えて、カスタマイズド MPU 等もゲーム機市場向けに供給する。AMD はファブレス化した後に、当初は GlobalFoundries のドレスデン工場等に生産を委託していた。これらの生産施設は AMD の旧自社工場である。しかし、GlobalFoundries が最先端製造プロセスの技術開発競争からドロップアウトしたことにより、主力製品の生産委託先を TSMC か Samsung にシフトするしかなかった。ここで AMD は TSMC へスイッチし、MPU と GPU の製品ラインナップを刷新した。そして、いずれの市場でも業績を伸ばした。ただし、TSMC との交渉次第では他の委託先を選択する可能性もある。

上述の三社とは異なるスタンスで TSMC を

利用してきたのが、Qualcomm と NVIDIA である。これら二社は情勢に合わせて TSMC と Samsung を選択的に利用してきた。より正しくは、この二社はファウンドリ事業の拡大を計る Samsung を戦略的に利用してきた。Samsung は TSMC の主要顧客を切り崩すために、より好条件を提示する。この二社は TSMC と Samsung を常に天秤にかけてきたグループに属する<sup>6)</sup>。

Intel は上述の五社とは異なる背景と戦略から一部チップの製造を TSMC に委託する。Intel は世界中に生産拠点を有していながら、GPU 生産には TSMC への委託を選択した。ただし、この Intel の事業戦略はファブレス化した AMD とは基本的に異なる。Intel は自社の最先端半導体製造施設整備にも巨額投資を行っており、TSMC への一部製品の製造委託は複雑な戦略シナリオの上に決定された<sup>7)</sup>。

## 2. Intel と TSMC の半導体製造技術

Intel の主力製品群（Comet-Lake Refresh 世代まで）が 14 nm 製造プロセスで生産されていた中で、AMD は ZEN3 製品群（Ryzen 5000 シリーズ）において TSMC の 7 nm 製造プロセスに移行した。数値的には、これは格差に近い次元の違いである。それにもかかわらず、表 2 が示すように、ZEN3 製品群の最高動作周波数は 4.9 GHz にとどまった。Intel は 2018 年に発表した Core i7 8086K と Core i9 9900K 等の

14 nm 製造プロセスの製品から既に 5 GHz で動作していた。AMD の Ryzen プロセッサが公式に 5.0 GHz を達成したのは、2022 年 4 月に発表された 6000 シリーズであった。この Ryzen 6000 シリーズでは製造プロセスは TSMC の 6 nm へと移行した。14 nm 製造プロセスの Intel 製品のシングルコアの最大動作周波数に、6 nm の Ryzen 6000 シリーズでようやく追いついたことになる<sup>8)</sup>。これは、Intel から実に四年の遅れである。

AMD が TSMC の 6 nm 製造プロセスで 5 GHz の最高動作周波数を達成したのに対して、Intel は 10 nm 製造プロセスの Alder-Lake 世代で既に 5.5 GHz に到達した。そして、遅れさせながら AMD も 2022 年秋期に投入予定の Zen4 世代の Ryzen 7000 シリーズで Intel 製品の最高動作周波数にようやく追いつくことになる<sup>10)</sup>。ただし、この Zen4 製品群は TSMC の 5 nm 製造プロセスにより生産される。これで AMD はようやく Intel 主力製品群のコアクロックに並ぶことができるが、Intel は 2022 年末に販売開始予定の 10 nm 製造プロセスの Raptor-Lake 世代でさらに最大動作周波数を引き上げると予想される。

この AMD Zen4 には一つ注目すべき点がある。それは TDP がそれまでの 105 W から一気に 170 W に上昇することである。これはあくまで推算にしかすぎないが、この TDP を参考にす

表 2 AMD Ryzen 5000 シリーズの基本仕様

商品名	RYZEN9	RYZEN9	RYZEN7	RYZEN5
	5950X	5900X	5800X	5600X
コア/スレッド	16コア/ 32スレッド	12コア/ 24スレッド	8コア/ 16スレッド	6コア/ 12スレッド
ベースクロック	3.4 GHz	3.7 GHz	3.8 GHz	3.7 GHz
TB 時最大	4.9 GHz	4.8 GHz	4.7 GHz	4.6 GHz
TDP	105 W			65 W

(出所：AMD<sup>9)</sup>)

ると、瞬間的な最大消費電力も Intel とほぼ同次元になる。MTP (Maximum Turbo Power) に換算すると 230~240 W に達するものと予想される。

単純にこれらの点を比較すると、Intel の 14 nm 製造プロセスは TSMC の 6~7 nm 製造プロセスと同等ということになる。同様に、TSMC の 5 nm 製造プロセスは Intel の 10 nm 製造プロセスに相当する。これは、TSMC と Samsung は最先端製造プロセスの技術開発において Intel に先行しているものの、それらの製造技術が Intel の製造プロセスの開発ターゲットラインとは異なることを示している。

### 3. 3 GHz ラインと 5.5 GHz ラインの戦い

現実には、Intel と TSMC の二社間の競争は上述したほど単純な相関関係ではない。TSMC はファウンドリ専業者であり、自社半導体製品向けの製造技術開発は行っていない。反対に、Intel は数少ない IDM (Integrated Device Manufacturer) である。Intel は自社のハイパフォーマンス向けとデータセンター向けの MPU に特化した生産施設整備を行ってきた<sup>11)</sup>。つまり、二社の最先端半導体部品製造技術開発のターゲットラインは本質的に異なる。Intel の製造プロセス技術開発の方が TSMC よりもより高クロックなハイパフォーマンス製品向けに最適化される。

TSMC は世界最大規模のファウンドリ事業者であり、AMD は多数の顧客の中の一社にすぎない。AMD 一社のために製造技術開発と生産ライン整備への技術開発投資を行っているわけではない。ここにおいて留意すべきは、AMD と Intel は競争関係にあるが、TSMC と Intel はそうではない点である。現実には、TSMC の最先端製造技術を採用した生産ラインは、主に移動体通信端末向けのチップの製造をターゲットにしてきた。これらは主として SoC である。

現状の TSMC が 4 nm と 3 nm の最先端製造プロセスのターゲットにしているのも、Apple や Mediatek 等の移動体通信チップである。つまり、最先端製造プロセス開発のターゲット製品は ARM ベースの SoC なのである。Intel のように 5 GHz 超級のハイパワー MPU の量産を狙うものではない。

スマートフォンに代表される移動体通信端末用の最上位 SoC の最高動作周波数はほぼ 3 GHz の水準である。最先端製造プロセスを採用した Apple の A15 Bionic でも最大動作周波数は 3.2 GHz にとどまる。しかも、iPad mini に搭載された同一チップでは最大動作周波数は 3 GHz 以下に引き下げられた。また、同等の性能を有する Qualcomm の Snapdragon 8 Gen 1 の最大動作周波数も 3 GHz である。これらの SoC のように、実はスマートフォン用 SoC の最高動作周波数は 3 GHz 付近をターゲットラインにしている。2022年仕様の Apple や Qualcomm の最上位 SoC でわずかに伸びたが、それでも最高動作周波数は 3.2 GHz である。今後もこの最高動作周波数が大きく伸びることはなく、3.5 GHz 付近が上限になるものと予想される。

この理由は極めて単純である。チップの歩留まり、性能、発熱、消費電力のいずれか、あるいはこれらの複合的な問題に対処するためである。3 GHz と 5 GHz の最高動作周波数の水準ではチップ製造技術開発のハードルが本質的に異なる。当然ながら、高クロックになるほどその技術的なハードルは高くなる。TSMC や Samsung が Intel に対して製造プロセス技術の開発に先行しているように映るのは、実はこれが理由である。この二社の開発する最先端製造プロセスのターゲットは移動体通信端末向けの SoC や GPU である。いずれも最高動作周波数が 3 GHz 付近 (3 GHz ライン) の製品層である。

この点については、過去に Intel でも同様のことが起こった。これは 2018年 Q2 から発売され

た Intel の Cannon-Lake 世代の Core i3-8121U である。この製品は Intel の 10 nm 製造プロセスで先行販売されたノート PC 向けの MPU であった。その最大動作周波数は 3.2 GHz である<sup>12)</sup>。それから、Intel はデスクトップ向けの Alder-Lake 世代 (10 nm) の販売までにさらに三年を要した。

Intel がハイパフォーマンス向けの MPU 開発において 10 nm 製造プロセスへの移行に苦しんだのも、やはり歩留まり、性能、発熱、消費電力の問題であった。それでも、Intel の Ice-Lake 世代 (2019年, 10 nm) のモバイル向け MPU では最高動作周波数 4 GHz を達成し、平均的に 3.5 GHz 級の性能を有していた。それでも、デスクトップ向けの 10 nm 製造プロセスの MPU の発売までにはさらに二年を要した。これはデスクトップ向けの 14 nm 製造プロセスの製品群を置き換えるに値するだけの歩留まり、性能、発熱、消費電力を同時期に達成できなかったことを意味する。

AMD はこの時期に TSMC の 7 nm 製造プロセスに移行し、一般市場向けのハイパフォーマンス MPU 製品でありながら、最大16コア (4.9 GHz : 32スレッド) を達成した。これに対して Intel は、Alder-Lake 世代 (2021年, 10 nm) の発表まで 14 nm 製造プロセスの製品群 (最大10コア : 5.3 GHz) で対抗するしかなかった。そして、この間に物理コア数に勝る AMD 製品群が Intel から市場シェアを奪っていった。だが、それでも最高動作周波数では Intel に及ばなかった。

この低迷期の Intel のデスクトップ向けの MPU 製品群の性能が Ryzen に対して劣っていたわけではない。だが、それまで Intel の製造技術を支えてきたニコンの ArF 液浸から、Intel は ASML 製の EUV リソグラフィにスイッチした。ここで TSMC, Samsung, Intel の三社がほぼ同時期に EUV リソグラフィを導入し

たが、ハイパフォーマンス MPU が主力製品の Intel にとっては競合の二社よりもそのハードルが高かった。

14 nm 製造プロセスで足踏みした Intel のこの状況を投資家とメディアが問題視した。先述したように、主力のハイパフォーマンス MPU 製品の 10 nm への移行が遅れたためである。また、Intel の Comet-Lake 世代では TDP が 200 W を超過し、この MPU の冷却には簡易水冷クーラーが推奨されていた。性能的には AMD の Ryzen と同次元でありながらも、この「発熱」の悪いイメージと物理コア数のマイナス分も重なり、Intel は AMD にデスクトップ向け MPU 市場で劣勢に立たされた。結果的に、TSMC の生産ラインに市場シェアを奪われた。

これらの要点を踏まえれば、TSMC と Samsung の二社が Intel に対して製造プロセス技術開発に先行できたことは当然であり、実は驚くような事態ではない。実際に、TSMC と Samsung の二社ともに EUV リソグラフィでの最先端製造プロセス技術開発への目標 (歩留まり、性能、発熱、消費電力等) をいきなり高次元に達成できたわけではない。また、世界最先端の製造プロセス技術を用いるとはいえ、顧客側の調達費用にも上限がある。結果として、TSMC と Samsung の二社の最先端製造プロセスは移動体通信端末向けの SoC や GPU 等に限られ、かつ 3 GHz ラインをターゲットにして製造技術開発が行われてきた。現状、生産側と購買側の双方の妥協点が 3 GHz ラインなのである。

このプロセッサコアの消費電力の上昇傾向を図2に概念図として示している。ArF 液浸 (A1) から EUV リソグラフィ (B1 と C1) へと露光技術が進展し、トランジスタ集積率は上昇した。ところが、TSMC, Intel, Samsung の三社の現状を踏まえると、プロセッサコアの発熱と省電力に関して特に改善は果たせていない。図2中の 3 GHz ラインを示す D がやはり大幅な消

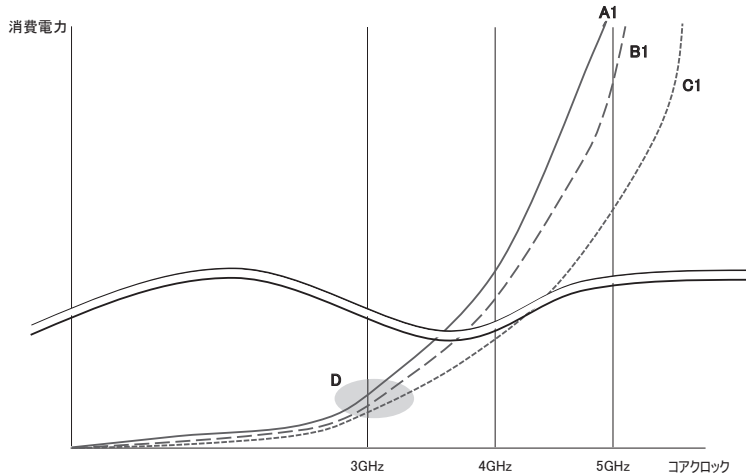


図2 製造プロセス技術世代によるコアクロックと消費電力の関係(概念図<sup>13)</sup>)

費電力の上昇の閾値となるゾーンと推定される。TSMC と Intel のハイパフォーマンス MPU の性能と消費電力を参考にする限り、EUV リソグラフィを導入したものの、最先端製造技術でもこの D ゾーンを 3.5 GHz ラインに一足飛びに引き上げられないようである。これは AMD のハイパフォーマンス MPU が競合する Intel 製品からリードを奪えないことから明らかである<sup>14)</sup>。

Intel のケースでは、製造プロセス技術開発のハードルの低いこの 3 GHz ラインの自社製品層が薄い。Intel も低電圧仕様の MPU を有してはいるが、この MPU 製品層はコア数こそ減少するものの、基本的に最大動作周波数が高い。モバイルや超低電圧の MPU 製品が先行的に出荷されてきたが、Intel の主力はハイパフォーマンス向けとサーバー向けの製品群である。前述の Core i3-8121U のような単独製品もあったが、これは Intel としてはかなり例外的に製品である。EUV リソグラフィ方式への製造移行期にも 3 GHz ラインであれば、Intel も製品出荷はできていた。しかし、TSMC や Samsung のように最先端製造プロセスの技術開発に適した SoC や GPU のような自社製品を持たなかった。そして、これこそが Intel の抱える課題で

あった。

この経営戦略上の課題を踏まえ、Intel は事業内容に他社製品の受注生産(ファウンドリ)を組み入れることを決定した<sup>15)</sup>。Intel が TSMC や Samsung に対して最先端製造プロセスの技術開発に劣るわけではない。TSMC と AMD の現状が示すように、TSMC もいきなり最先端製造プロセスで 5.5 GHz ラインの要求水準をクリアできるわけではない。無論、挑戦することはできるが、その技術開発時間と開発コストを AMD 一社だけでは負担できない。結果的に、この 5.5 GHz ラインの製品を Intel は 10 nm 製造プロセスで達成し、AMD は 5 nm 製造プロセスでこれに対抗する構図になった。また、Intel は“Intel Investor Day 2022<sup>16)</sup>”での次期 Raptor-Lake のデモにおいて、Raptor-Lake 世代(10 nm 製造プロセス)でさらなる性能を達成すると語っている。この出荷開始時には、Intel の 10 nm 製造プロセスをさらに最適化して、現状の最大動作周波数(5.5 GHz)を超える製品を発表すると予想される。

#### 事業戦略上の課題

AMD は TSMC の製造技術力を用いて、ハイパフォーマンス MPU の市場において Intel

と対等に戦う力を得た。2022年末から AMD は Ryzen 7000シリーズとともに Intel の主力製品群に再び挑むことになる。TSMC は 5 nm 製造プロセスを最適化して、AMD からの要求仕様に応えたことにより、この製造がようやく可能になった。しかし、TSMC の顧客中で 5.5 GHz ラインの製造プロセスの技術開発を求めるのは AMD だけである。つまり、この TSMC の製造技術開発は AMD 向けであり、この技術開発コストは必然的に AMD の調達費用に上乗せされることになる。

Apple もハイパフォーマンス MPU 「M」を持つが、M1の動作周波数は 3.2 GHz にとどまる。次期「M2」でも 5 GHz 級をターゲットにはしていない。現状、Apple も M シリーズ向けに 5 nm 製造プロセスに対して投資を行っているが、この Apple の製品層はコアクロック性能を重視した仕様ではない。残念ながら、AMD のような 5.5 GHz 超えの動作周波数の製造技術開発コストを補ってくれるものではない。

2022年末、AMD からは Ryzen 7000シリーズ、そして Intel からは次期 Raptor-Lake が投入される。TSMC の呼称「5 nm」の製品群と Intel の 10 nm 製品群が市場で激突することになる。しかし、Intel は 7 nm 製造プロセス製品の「Meteor-Lake」の販売開始時期を既に2023年に設定している。現状の製造技術開発ベースに従うなら、AMD は TSMC の 3 nm か 4 nm の製造プロセスに早期に移行する必要がある。しかし、これは AMD だけでなく、TSMC にとっても高いハードルになると予想される。Intel に予定通りに2023年中に 7 nm 製造プロセスに移行されてしまうと、AMD の対抗策は限られる。

#### 4. 移動体通信端末向け SoC の需要

Intel と AMD のハイパフォーマンス MPU 市場における熾烈な性能競争とは異なり、移動体

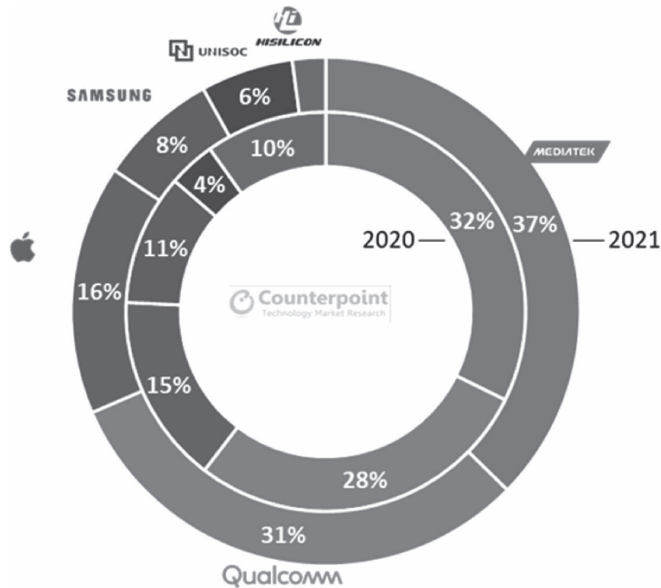
通信端末向けの SoC 市場の競争は最先端製造プロセス技術開発と生産ラインの争奪戦である。ハイパフォーマンス MPU 市場が Intel と TSMC の競争であるのに対して、こちらは TSMC と Samsung の二強の戦いになっている。事実上、最先端の SoC と GPU の市場はこの二社が独占している。

2021年の SoC と GPU の市場は、TSMC の勢いが顕著に表れ、Samsung は製造技術において劣勢に追い込まれた。これは2020年と2021年の SoC 市場の状況が明確に示す。

図3が示すように、スマートフォン向けの SoC 市場のシェアでは Mediatek が Qualcomm を追い抜いた。ロイターも Qualcomm の SoC 市場での苦境を報告した<sup>18)</sup>。Qualcomm は通信業界の巨人とも呼ばれ、スマートフォン向けの SoC 市場をこれまでリードしてきた。ところが、その Qualcomm のシェアが2020年から2021年にかけて下落し、Mediatek に逆転を許した。

この苦境は、実は Qualcomm 自身の問題ではなく、生産委託先の Samsung から生じた<sup>19)</sup>。この問題は Xiaomi や OPPO といった主要スマートフォン製造事業者に対する Qualcomm の SoC の供給不足にも関係している。これまで Qualcomm からの優先的なチップ供給を受けて急成長を遂げた Xiaomi でさえ、深刻な Qualcomm チップの供給不足に陥った。結果として、Qualcomm チップの代替として主要スマートフォン製造事業者たちが Mediatek からの大規模調達に動いた。

この問題の要因に関して Qualcomm から公式なアナウンスはない。同様に、この状況に関して、Samsung からも声明等は出されていない。しかし、Qualcomm の中上位級 SoC の多くは Samsung 製である。SoC の供給量不足が起こったということは、生産ラインにおいて歩留まり、性能、発熱、消費電力等の問題が起こったこと



(出所：Counterpoint Research<sup>17)</sup>, 2021)

図3 Global Smartphone AP/SoC Market Share (%) Outlook

を意味する。この点について Qualcomm と Samsung から公式にアナウンスが出されないのは当然であるが、Mediatek の急伸、Xiaomi、OPPO、VIVO といった主要なスマート製品製造事業者の製品ラインナップの状況を踏まえると、Qualcomm がチップ出荷量に問題を抱えていたことは間違いない。

実際に、Qualcomm の Snapdragon 888には発熱問題<sup>20)</sup>が生じ、Samsung だけでなく、TSMC に対しても併せて生産委託する事態となった。また、Snapdragon 8 に対しても、TSMC 製の“Snapdragon 8 Gen 1 Plus (SM8475)”を加えた。これにより、Qualcomm は Snapdragon 8 Gen 1を TSMC と Samsung の二社での生産体制に変更した。さらに、Qualcomm は次世代の SoC チップについて TSMC と交渉中である<sup>21)</sup>。Samsung の最先端生産ラインにおいて何が起きたかは明らかにされていないが、Qualcomm の動向を基に推察する限り、製造品に歩留まり、性能、発熱、消費電力等の問題が起っていたことになる<sup>22)</sup>。

このようにスマートフォン製造事業者向けの最先端の SoC 生産に関しては、TSMC に委託が集中する状況になっている。残念ながら、Samsung は EUV リソグラフィに移行してから顧客離れが進んでいる。このため、次世代最先端製造プロセス (3 nm) の生産ラインを埋めるべく、新たな大規模顧客を獲得しなければならなくなった。しかし、最先端製造プロセスの主要顧客は基本的に Apple、Qualcomm、Mediatek の三社に限られる。Samsung 自身も独自チップ (Exynos) を持つが、顧客の少ないこのチップを Qualcomm レベルの規模で量産するわけにもいかない。また、Qualcomm だけでなく、NVIDIA も 5 nm 世代の GPU の生産委託先を TSMC にスイッチする<sup>23)</sup>。この二社の生産分を補完可能な企業は限られる。今後、Samsung にとって厳しい条件での交渉が予想される。

そして、これが新たな難題をスマートフォン製造事業者に突き付けた。チップの同質化である。スマートフォン向けの SoC は ARM ベースに独自機能を付加した構造になっている。これ



らの MPU 部はいずれも ARM ライセンスのものである。それらが TSMC 工場の同一の製造プロセス技術を用いて生産される。これでは各社の SoC は MPU 部の基本性能ではなく、拡張機能部やメモリー容量等を工夫して差別化するしかなくなる。実際に、Mediatek の Dimensity 9000、そして Apple と Qualcomm の TSMC 製チップの基本性能は同レベルである<sup>24)</sup>。

ARM ライセンスの MPU コアは、ライセンス契約を結べば、どの企業でも簡単に利用できる。しかし、コア部のマイクロアーキテクチャーにも手を加えられるものの、命令セット群は基本的に変更できなかった。2019年に RISC-V への対抗策として、Cortex-M の一部に命令セットを追加できるようになったが、それでもライセンス契約上の制約は多い。RISC-V が近年注目されるのも、これが理由である。膨大な数のトランジスタの集積するマイクロチップの開発設計コストは急上昇しており、大規模製造事業者にとって ARM ベースのデメリットの方が目立ちだした<sup>25)</sup>。最先端チップの生産委託先が TSMC に一極集中するほど、このチップの同質化の課題がクローズアップされることになる。

## 5. スマートフォン向け SoC の未来

TSMC と Samsung の最先端製造プロセス技術は 2 nm 以下の開発ステージに進展した。しかし、このようなハイペースでの製造プロセスの微細化をいつまでも継続できるわけではない。ここまで検証してきたように、TSMC と Samsung の二社は EUV リソグラフィ世代の量産面において Intel に先行できたものの、それらはあくまで最先端生産ラインの製品出荷にたどり着けたにすぎない。しかも、それらは移動体通信端末向けの SoC や GPU 等の 3 GHz ライン製品である。

Qualcomm は Snapdragon 8 のトランジスタ数等を公表していないが、5G 通信モデムを内

蔵していることもあり、トランジスタ数は優に百億の桁に届いているはずである。また、主要な移動体通信端末向けの SoC 製造事業者は毎年のように高機能化した新チップを投入してきた。そして、この集積トランジスタ数の上昇を最先端製造プロセスの更新により相殺してきた。

しかし、図 2 において示したように、最先端の製造プロセスであってもチップの発熱と消費電力の問題を解消できるわけではない。これは、Qualcomm の Snapdragon 8 の生産が Samsung 単独から TSMC にも併行的に委託されたことから明らかである。現実的には、二社ともに最先端製造プロセスの製造品の出荷開始時期までに、歩留まりと品質の確保に苦しんでいるはずである。

2022年5月、Samsung は次世代半導体製造技術に対して今後五年間で約45兆円の投資を行うと発表した<sup>26)</sup>。TSMC は2022年単年だけでも半導体製造技術開発と設備投資に約5.5兆円を投じる計画である<sup>27)</sup>。Intel は製造技術開発投資に加えて、オハイオ<sup>28)</sup> とドイツ<sup>29)</sup> への新工場の建設を公表した。TSMC、Samsung、Intel の三社のいずれも最先端半導体製造技術開発と生産施設へ巨額の投資を行う。ただし、この要となる EUV リソグラフィ装置が三社揃って ASML 製である。これは、この三社の製造技術に関して深刻な同質化が進行していることを意味する。

ファウンドリ事業において競合する TSMC と Samsung の二社のこの規模の投資は、当然ながら顧客側への供給価格に加算される。実際に、TSMC は2021年に約20%の値上げ<sup>30)</sup>を行ったが、2022年にもさらに値上げを行う予定である<sup>31)</sup>。現状、TSMC へのファブレス事業者の集中により、顧客側も TSMC の値上げに応じざるをえない。TSMC の値上げを拒否すると、選択肢として Samsung への委託を検討するしかなくなる。

最先端半導体製造プロセスの技術開発競争はあまりにハイスピードであり、毎年のように製造ラインが刷新されてきた。このため、先述の Qualcomm と Samsung の例のように、当初の計画通りに SoC や GPU の品質と数量を満たせない事態も起こりうる。Qualcomm のケースでは、その生産委託先に関わる戦略的決定が機能せず、SoC 市場におけるシェアを損なう結果にもなった。また、生産ラインの歩留まりの問題だけでなく、製造されたチップの性能や発熱（消費電力を含む）が問題になることもある。ファブレス事業者からの2022年後期以降の生産委託が TSMC に集中しているのは、この類のリスク回避の動きがより一層高まったためである。

ファブレス事業者にとって生産委託先の決定は大きなリスクをとともなう。これまででもそうであったが、その傾向がさらに加速的に高まっている。特に最先端製造プロセスを競う次元のチップ生産ではそれが顕著になってきた。しかも、TSMC に顧客が集中しているために、その生産ラインを奪い合う状況にもなっている。これは TSMC にとって理想的な状況ではあるものの、顧客側のファブレス事業者たちは厳しい立場に置かれたことになる。

ここで同質化の問題が再び焦点になる。TSMC, Samsung, Intel の最先端生産ラインはいずれも ASML の EUV リソグラフィ装置を用いる。移動体通信端末向けの SoC に至っては、どのチップもプラットフォームは ARM ベースである。これは、ライバル企業たちが全て同じ船に乗り、同じ服を着ているようなものである。ファブレス事業者は極めてハイリスクな競争環境に置かれていると言えよう。

### TSMC vs. Samsung

現状、最先端製造プロセスの技術開発は TSMC と Samsung の二強の戦いである。だが、

Samsung はグループの戦略上においてファウンドリ事業の拡大を狙っているものの、図1が示すようにファウンドリ事業は TSMC に遠く及ばない。そして、この市場における実績と成功とは、ファウンドリ事業の要となる固定顧客を指す。Samsung は一時的に大口顧客を獲得してきたが、いずれの企業も長期的な固定顧客にはなっていない。Qualcomm と NVIDIA のような大規模ファブレス事業者のいずれもがそうである。これらの企業は事業戦略的に Samsung に対して生産委託の契約を結んできた。しかし、それらはあくまで TSMC との天秤の上での第二選択肢にすぎない。実際に、Qualcomm と NVIDIA は次世代の主力チップの生産委託先を Samsung から TSMC に切り替える。大多数の大規模ファブレス事業者にとって、TSMC が優先順位一位なのである。

Samsung は自身がスマートフォン製品市場のリーダーである。同時に、メモリー、ディスプレイ、バッテリー等々の移動体通信端末向けの主要部品のほぼ全てを製造している。さらに、Samsung 独自のチップ開発も積極的に行っている。そして、驚くべきことにライバルでもあるファブレス事業者たちのチップ製造も請け負い、ファブレス事業の拡大も狙っている。これはファウンドリ事業者としての Samsung の長短の両側面を表している。

現状、Samsung は最先端半導体製造の技術開発において TSMC とライバル関係にあるが、TSMC のように長期的かつ固定的な顧客を有しているわけではない。Samsung のファウンドリ事業への大規模投資は、Samsung グループからのものであり、TSMC のように長期的なパートナー企業との契約と支援から得られたものではない。

TSMC は世界最大のファウンドリ専業事業者であり、ファウンドリ市場でも一強の地位を築いた。一方において、現状の TSMC 最先端

生産ラインの優位性を支えるのは、Apple、Mediatek、AMD といった大規模ファブレス事業者たちがその最先端生産ラインに集まったことにより成された。特に Apple の移動体通信端末向けの SoC の生産委託が TSMC の強さの源泉になっている。

TSMC は Apple の移動体通信端末向けチップの全量生産を継続的に担ってきた。Qualcomm や Mediatek とは異なり、Apple は最先端製造プロセスに対する単一チップの委託生産量が莫大である。最新の iPhone に搭載される SoC は基本的に一種類のみである。TSMC はこのチップの生産のために毎年生産ラインを更新してきた。

Apple は過去に Samsung に生産委託をしていたが、後に Samsung との関係が紛争化するほど悪化し、TSMC に委託先を切り替えた。また、台湾企業の Mediatek も TSMC の固定顧客であり、Qualcomm を抜いて移動体端末向けの SoC 出荷量でトップに躍り出た。過去の経緯からも、この二社は TSMC への生産委託を変えることはないと予想される。つまり、製造技術開発に関して TSMC が先行している現状は、主に Apple と Mediatek という二社の固定顧客からの莫大かつ安定的な売上に支えられている。何しろ Apple と Mediatek の移動体通信端末向けの上位 SoC のほぼ全量を TSMC が生産してきた。この二社だけでもスマートフォン向け SoC 市場の50%を超えるシェアを有している。

## 6. 3 GHz ラインの攻防

TSMC と Samsung の二社が最先端製造プロセスにおいて競い合うのは、移動体通信端末向けの SoC に特化した 3 GHz ラインである<sup>32)</sup>。これは図 2 にも示した通りである。しかし、1 nm 以下の大台を視野に入れた次元の製造プロセスの技術開発のハードルは高く、TSMC、

Samsung、Intel のいずれもが製造技術開発に苦しんでいる。TSMC にとって追い風であるのは、巨額の投資を要するこの製造技術開発に対してファブレス事業者たちが殺到してくれていることである。

ここまで検証してきたように、最先端製造プロセスの主力製品群である SoC と GPU の最大動作周波数は 3 GHz ラインのままになっている。最先端生産ラインに EUV リソグラフィを導入して製造プロセスは更新されたものの、Intel や AMD のハイパフォーマンス MPU が例示するように、3 GHz ゾーン以上での消費電力の課題を克服できたわけではない。この点についてはおそらく歩留まりも同様のはずである。この点には注意が必要になる。

製造プロセスの技術開発が単原子層レベルに近づくにつれて、当然ながらその技術開発速度も緩やかに低下していくはずだった。ところが、TSMC と Samsung の二社は反対に巨額の開発研究費を投じて、この技術開発を加速させた。これは、TSMC 対 Intel ではなく、TSMC 対 Samsung の構図になったことが主要因でもある。Samsung はファウンドリ事業を半導体製造グループの中核事業の一つに育てるために、巨額投資を重ねてきた。則ち、それは世界最大のファブレス事業者である TSMC から戦略的に主要顧客を奪うことを意味する。このために、Samsung グループはファウンドリ事業に対して大規模投資を継続してきた。

TSMC は最先端製造プロセス技術を年毎に更新してきた。これはかなり強引なファウンドリ事業展開を計る Samsung につけ入る隙を与えないためでもある。しかし、ASML が EUV リソグラフィ装置をほぼ独占的に供給する現状において、TSMC が技術的な優位性を常に維持できるわけではない。従来の ArF 液浸から EUV リソグラフィへの移行の最も迅速に対応できたことが TSMC の現状の強みであった。しかし、

Samsung と Intel も同様に ASML の EUV リソグラフィ装置を導入し、各々での最適化を進めている。換言すれば、ASML 製 EUV リソグラフィ装置の導入とその最適化の技術開発競争でもある。

現状、TSMC にファブレス事業者が集中している。ただし、これは Apple と TSMC のパートナーシップがあるからこそ成立する構図でもある。Apple は最新 iPhone の全製品に同一 SoC を採用してきた。最安値の iPhone SE にも A15 Bionic を搭載した。これは競合他社の製品群とは明確に異なる。iPhone と iPad の製品価格帯が違って、最新製品のベースプラットフォームは基本的に共通なのである。この A15 Bionic の全量が TSMC の最新の N5 ライン (5 nm) で生産されている。

これは TSMC にとって非常に大きな技術開発支援になっている。単一仕様の最先端 SoC をこれほど大規模に生産委託してくれる企業は Apple しかいないからである。競合企業は最低でも最上位機種用、中位機種用、下位機種用の三つほどの SoC を毎年リリースしてきた。ところが、Apple はスマートフォン製品向けの新チップを年に一つだけリリースする。Apple は新商品群のベースプラットフォームを共通化し、旧製品ラインナップを値下げして継続販売してきた。本稿の執筆時においても、iPhone 13 だけでなく、12 と 11 の旧製品の生産と販売も継続している。これは SoC 生産を担う TSMC にとってあまりにも都合の良い事業戦略である。

TSMC の最先端製造プロセスの技術開発はこの Apple というパートナーの存在に支えられてきた。そして、これこそが TSMC の技術開発の支柱であり、強みになっている。最先端製造プロセスの技術開発を競いながらも、ファウンドリ事業の顧客獲得に苦しむ Samsung とは真逆の状況である。換言すれば、TSMC にとって Apple からの最先端製造プロセスでの

チップ生産が生命線とも言えよう。この 3 GHz ラインの最重要顧客を他社に奪われる、あるいは Apple がこの SoC 開発の更新ペースを見直すと、現状の TSMC の好循環性に綻びが生じることになる。

Intel や Samsung とは異なり、TSMC はファウンドリの専業者である。ファブレス事業者からの旺盛な需要により、TSMC は最先端製造プロセスへの巨額の研究開発費を捻出できている。反面、ファブレス事業者の減産や業績悪化等からも直接的に影響されてしまう。このため、図 1 でも示されるように、TSMC の事業規模と市場シェアが拡大する中で、ARM ベースや通信以外のチップ生産にも信頼できる強力なパートナー企業が求められる。

現状、TSMC にとって AMD はこの候補でもある。だが、AMD は 2008 年にアブダビ首長国政府傘下の投資会社 ATIC (Advanced Technology Investment Corporation) の傘下に入った。TSMC にとって、ファブレス事業者となった AMD には他のファブレス事業者たちと同様のリスクをとまなう。

TSMC は Intel の「IDM 2.0<sup>33)</sup>」への事業戦略転換には注目し、そして警戒しているはずである。それでも、TSMC があえて Intel からの GPU 生産を受託した理由には上述の理由が含まれるはずである。拡大する事業規模と生産のリスクヘッジのためには、新たな非ファブレスのパートナー企業が必要になる。この二社の関係の今後に注目すべきである。

## 7. 結 び

Apple はほぼ慣例的に秋期に iPhone の新製品を発表し、その中には最新仕様の SoC が搭載されてきた。TSMC はかつてない製造プロセスの刷新ペースを維持し、この Apple の新製品発表を支えてきた。それは時に製造プロセスの更新レベルにとどまる仕様のものもあった

が、それでも TSMC は驚異的なペースで製造プロセスを進歩させてきた。

一方において、これは極めて非合理的な半導体製造技術開発の競争を生みだした。それは、世界最先端の半導体製造プロセス技術のメインターゲットが移動体通信端末向けの SoC になってしまったことである。最もハイパフォーマンス、あるいは多重処理性能に優れる MPU ではなく、省電力性が最優先されるはずの移動体通信端末向けのチップに対して最先端半導体製造技術が用いられている。この用途では、電力消費を抑制するために、チップ中に集積された膨大な数のトランジスタの大部分を非活性化させておくことになる。SoC の多くが “big.LITTLE<sup>34)</sup>” の概念を採用するのもこのためである。

本来、スマートフォン向けの SoC の処理性能は携帯性と省電力性のバランス上に発展すべきものである。購入者がスマートフォンに PC レベルの性能を求めているわけではない。現状はあくまでファブレスの SoC 製造事業者たちが招いた競争状況にすぎない。この同質的競争への対処策として、Qualcomm は Snapdragon シリーズをノート PC 用プロセッサとして出荷してきた。これは高性能 SoC の販路拡大を狙うものであるが、成功していない。スマートフォン向けの SoC はタブレット製品にも搭載されるが、平均動作周波数が高くなると ARM ベースの SoC であっても消費電力は相応に高くなる。スマートフォン向けの SoC を PC に搭載しても、その長所は活かされない。また、PC の要求レベルに相当する総合性能を有する SoC をスマートフォン向けに開発するのは、それこそ本末転倒になる。

現状のファウンドリ市場を牽引する TSMC の要は 3 GHz ラインの SoC である。しかし、これは諸刃の剣でもある。最先端製造プロセスに対する莫大な開発コストをスマートフォン製品に上乗せするのもにも限界がある。NPD はニュー

ス<sup>35)</sup> において、高性能スマートフォン製品の米国内での販売が芳しくないと報告した。米国内では1,000ドル以上のスマートフォン製品の販売シェアは全体の10%未満に低下してしまった。この現状を踏まえると、これまでのバブル的な SoC の性能競争もいずれ終焉を迎えることになるだろう。

ファブレス事業者の新たに設計するチップのトランジスタ集積数は常に増加する。増加することはあっても、減少することはない。性能と省電力性の両側面を高めたと謳いながらも、チップのトランジスタ集積数は増加する。これは本質的な矛盾である。しかし、それがファブレス事業者同士の競争から生き残る唯一の術である。ファブレス事業者はひたすらにチップの論理回路の増強に邁進し、その消費電力の増大分を製造技術の進歩により相殺しようとする。

半導体製造技術とトランジスタ集積率の関係は既にトレードオフを迎えた。そして、それこそが最先端チップ製造技術のコンテンダーを三社にまで減らした要因である。それでも、ファブレス事業者たちはその生存をかけて競争し続ける。それだけに、TSMC にとって最終製品製造事業者である Apple は非常に希少、かつ重要な顧客なのである。しかし、TSMC の事業規模の拡大に伴い、Apple 一社だけでこのリスクヘッジが可能な状況ではなくなってきた。TSMC には Apple と並ぶ新たな非ファブレス事業者のパートナー企業の獲得が急がれる。

## 注

- 1) この詳細については参考文献中の山本 (2013) と山本 (2014) を参照いただきたい。
- 2) この詳細については参考文献中の山本 (2015) を参照いただきたい。
- 3) この詳細については参考文献中の山本 (2019) を参照いただきたい。
- 4) このグラフは TrendForce の想定する2022年の半導体チップ (IC) 向けのファウンドリ市場のシェアを表したものである。この詳細は TrendForce の 2022年4月25日の “Localization of Chip Manufac-

- turing Rising. Taiwan to Control 48% of Global Foundry Capacity in 2022”を参照いただきたい。なお、著作者の意向に従い、グラフは公表物をそのまま転載している。https://www.trendforce.com/presscenter/news/20220425-11204.html
- 5) 現実には14 nm 以下の製造プロセスでの受注が可能なファウンドリ事業者はごく少数にすぎない。TSMC, Samsung, GlobalFoundries, そして Intel の四社がこれに該当する。10 nm 以下になると、Intel は自社向け製造のみになるため、TSMC と Samsung の二社のみになる。また、この表中からは UNISOC を除外した。これは、中国ファブレス企業 Spreadtrum Communications の傘下の企業であり、その事業戦略に不透明な点が多いためである。
  - 6) これは、必然的に Samsung への委託規模が大きくなることを意味する。ただし、これは Samsung の製造技術が TSMC と同次元の質と量を達成可能なことを前提にする。
  - 7) 公式発表はされていないものの、Intel がライバル企業でもある TSMC に GPU の生産を委託したことについては、この背景に極めて高次の戦略的な意思決定があったはずである。なぜなら、これにより TSMC の N6 (6 nm 相当) と N5 (5 nm 相当) の生産ラインの一部を Intel が押さえてしまったことになる。当然ながら、これはファブレス事業者たちの TSMC との交渉のハードルを引き上げる。
  - 8) AMD の公式ホームページにおいても Ryzen 6000 シリーズの仕様が公開されたため、この詳細については下記 URL の内容を参照いただきたい。https://amd-heroes.jp/laptop-new-ryzen6000/
  - 9) AMD の HP 中の “AMD Ryzen デスクトップ・プロセッサ” を参照。https://www.amd.com/ja/processors/ryzen
  - 10) 2022年5月23日の AMD は “Powerful new AMD Ryzen 7000 Series desktop processors with Zen 4 and AMD Socket AM5 Platform to deliver incredible leap in performance and connectivity” において、最大動作周波数が 5.5 GHz (消費電力 170 W) であることを公表した。https://ir.amd.com/news-events/press-releases/detail/1069/amdshowcases-industry-leading-gaming-commercial-and
  - 11) Intel は Optane メモリーの担当部門のみを残し、2021年にストレージ部門を SK Hynix に譲渡した。この詳細は2021年12月29日のプレスリリース “Intel Sells SSD Business and Dalian Facility to SK hynix” を参照いただきたい。今後、Intel は半導体製造事業にファウンドリとしての生産施設も組み入れていく。https://www.intel.com/news-events/press-releases/detail/1513/intel-sells-ssd-business-and-dalian-facility-to-sk-hynix
  - 12) この詳細は Intel の製品データベースの仕様と販売開始時期等を参照していただきたい。https://www.intel.co.jp/content/www/jp/ja/products/sku/136863/intel-core-i38121u-processor-4m-cache-up-to-3-20-ghz/specifications.html
  - 13) 半導体製造事業者はこの類のデータを公開しないため、筆者作成のグラフ (概念図) である。
  - 14) この点については、表 2 中の AMD のベースクロックにも示されている。最大動作周波数とベースクロックの間には大きな差があり、ベースクロックは 3.5~4.5 GHz ライン付近に抑えられている。これは Intel も同様である。
  - 15) この詳細については Intel の [IDM 2.0] に関するプレスリリース “Intel CEO Pat Gelsinger Announces ‘IDM 2.0’ Strategy for Manufacturing, Innovation and Product Leadership” を参照いただきたい。https://www.intel.com/content/www/us/en/newsroom/news/idm-manufacturing-innovation-product-leadership.html#gs.52ffft8
  - 16) この Intel Investor Day 2022でのプレゼンテーションについては下記の URL の映像を参照していただきたい。https://www.youtube.com/watch?v=hdi9mPWInPA
  - 17) Counterpoint の記事 “Foundry Strategy & Chipsets Supply Shaping Smartphone SoC Competitive Dynamics in 2021” を参照。https://www.counterpointresearch.com/foundry-supply-constraints-competition/
  - 18) Reuters の記事 “Qualcomm struggles to meet chip demand as shortage spreads to phones” を参照。https://www.reuters.com/article/us-chip-shortage-qualcomm-idUSKBN2B3200
  - 19) *ibid.*
  - 20) この問題については Samsung からの公式な発表等はないが、地元の BusinessKorea の記事 “Controversy over Performance of Android Phone APs Perplexing Samsung Electronics” の中でも半ば公然の事実として扱われている。http://www.businesskorea.co.kr/news/articleView.html?idxno=86470
  - 21) DigiTimes Asia の記事 “Qualcomm seeking 3 nm process capacity from TSMC” を参照。https://www.digitimes.com/news/a20220224PD213/mediatek-samsung-tsmc.html
  - 22) Samsung は NVIDIA の GPU 生産でも同様の問題を抱えた。この詳細は2020年12月17日の Korea Economic Daily の記事 “Samsung clinches 2nd deal to make Nvidia’s latest gaming chips” を参照いただきたい。https://www.kedglobal.com/foundry-deals/newsView/ked202012170015
  - 23) この詳細については、2021年11月30日の DigiTimes Asia の記事 “Taiwan firms gearing up for upcoming Nvidia 5 nm gaming GPUs” を参照いただきたい。https://www.digitimes.com/news/a20211130PD210.html
  - 24) これはチップの拡張機能群を除いた ARM コアの基本性能についてである。
  - 25) 最重要点はやはりプロセッサに関する知財とノウハウである。ライセンス契約上、ARM コアの技術開発に巨費を投じて、そこから得られる知財は限られている。近年、ファブレスの大手チップ製造事業者が RISC-V に注目する理由もそこにある。

- 26) 2022年5月24日の Nikkei Asia の記事 “Samsung to invest \$356bn over five years in strategic sectors” を参照。https://asia.nikkei.com/Business/Electronics/Samsung-to-invest-356bn-over-five-years-in-strategic-sectors
- 27) 2022年1月14日の Taipei Times の記事 “TSMC to invest US \$44billion this year” を参照。https://www.taipetimes.com/News/biz/archives/2022/01/14/2003771309
- 28) Intel のプレスリリース “Next US Site with Landmark Investment in Ohio” を参照。https://www.intc.com/news-events/press-releases/detail/1521/intel-announces-next-us-site-with-landmark-investment-in
- 29) Intel のプレスリリース “Initial Investment of Over €33Billion for R&D and Manufacturing in EU” を参照。https://www.intel.com/content/www/us/en/newsroom/news/eu-news-2022-release.html
- 30) 2021年8月25日の日本経済新聞の記事「台湾 TSMC、半導体最大20%値上げへ 最終製品にも影響」を参照。https://www.nikkei.com/article/DGXZQOGM258YP0V20C21A800000/
- 31) 2022年5月10日の日本経済新聞の記事「TSMC、半導体再値上げを顧客に通知」を参照。https://www.nikkei.com/article/DGXZQOUC10A780Q2A510C2000000/
- 32) この 3 GHz ラインとは、最大動作周波数では 3.5 GHz 以下を指している。
- 33) Intel の IDM 2.0 の概要については、同社のニュースルームの記事 “Intel CEO Pat Gelsinger Announces ‘IDM 2.0’ Strategy for Manufacturing, Innovation and Product Leadership” を参照いただきたい。https://www.intel.com/content/www/us/en/newsroom/news/idm-manufacturing-innovation-product-leadership.html
- 34) 移動体通信端末向けの SoC の消費電力効率を向上させるために、複数の異なるプロセッサコアを統合し、省電力と高性能のコアを使い分ける。Apple の iPhone の A シリーズでは 6 コア中の 2 コアが高性能コアである。Qualcomm の Snapdragon シリーズの大多数は 8 コア中の 4 コアが高性能コアになっている。
- 35) この詳細については、2019年12月9日の NPD のニュース “Less than 10% of U.S. Consumers Spend Over \$1,000 On Their Smartphones, According to NPD’s New Mobile Phone Tracking Service” を参照していただきたい。https://www.npd.com/news/press-releases/2019/less-than-10-of-us-consumers-spend-over-1000-on-their-smartphones-according-to-npds-new-mobile-phone-tracking-service/

## 参 考 文 献

- Burgelman, R. A. (2006) *Strategy is Destiny: How Strategy-Making Shapes a Company’s Future* (石橋善一郎, 宇田 理, 『インテルの戦略』, ダイヤモンド社).
- Burgelman, R. A. and Doz, Y. I. (2001) *The Power of Strategic Integration*, *Sloan Management Review*, Spring, pp. 28–38.
- Keser, B. and Kröhnert, S. (2020) *Embedded and Fan-Out Wafer and Panel Level Packaging Technologies for Advanced Application Spaces: High Performance Compute and System-in-Package*, *IEEE Press*.
- Langlois, R., Pugel, T., Haklisch, C. S., Nelson, R. R. and Egelhoff, W. (2018) *Micro-Electronics: An Industry in Transition*, Routledge.
- Mock, D. (2005) *The Qualcomm Equation: How A Fledgling Telecom Company Forged A New Path To Big Profits And Market Dominance*, Amacom Books.
- Regan, M. (2018) *Samsung*, Essential Library.
- Wanqiang, L. (2016) *The Xiaomi Way: Customer Engagement Strategies That Built One of the Largest Smartphone Companies in the World*, McGraw-Hill.
- Yang, S. (2016) *The Huawei Way: Lessons from an International Tech Giant on Driving Growth by Focusing on Never-Ending Innovation*, McGraw-Hill.
- 山本雅昭 (2013) 「スマートフォン市場におけるロックイン戦略の検証—Apple の成長戦略(1)—」, 『広島経済大学経済研究論集』, Vol. 36, No. 2, September.
- 山本雅昭 (2014) 「スマートフォン市場におけるロックイン戦略の検証—Apple の成長戦略(2)—」, 『広島経済大学経済研究論集』, Vol. 37, No. 2, September.
- 山本雅昭 (2015) 「スマートフォン市場における Samsung の成長戦略」, 『広島経済大学経済研究論集』, Vol. 38, No. 2, September.
- 山本雅昭 (2016) 「2015年のスマートフォン市場動向からみる半導体業界」, 『広島経済大学経済研究論集』, Vol. 39, No. 3・4, December.
- 山本雅昭 (2018) 「スマートフォン市場における Apple の戦略ポジション」, 『広島経済大学経済研究論集』, Vol. 40, No. 4, March.
- 山本雅昭 (2019) 「2018年のスマートフォン製品市場の陰の競争」, 『広島経済大学経済研究論集』, Vol. 41, No. 4, March.